

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-264530

(43)公開日 平成8年(1996)10月11日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/3205			H 0 1 L 21/88	B
C 2 3 C 16/14			C 2 3 C 16/14	
C 2 3 F 4/00			C 2 3 F 4/00	A
C 3 0 B 25/06			C 3 0 B 25/06	
H 0 1 L 21/28	3 0 1		H 0 1 L 21/28	3 0 1 R
審査請求 未請求 請求項の数10 O L (全 11 頁) 最終頁に続く				

(21)出願番号 特願平7-61278

(22)出願日 平成7年(1995)3月20日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72)発明者 西部 晴仁

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 飯尾 弘毅

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

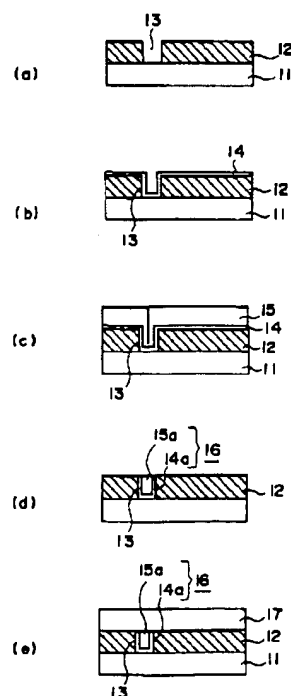
(74)代理人 弁理士 岡本 啓三

(54)【発明の名称】 半導体装置の製造方法及び半導体装置の製造装置

## (57)【要約】

【目的】絶縁層上に密着層を介してタングステン膜を形成し、その後タングステン膜及び密着層をエッチングする半導体装置の製造方法及びドライエッチング装置に関し、スルーブットを低下させずに密着層及び主導電膜を形成すること、プロセスの安定性や再現性を確保すること、装置の設置面積を可能な限り縮小すること、装置の処理能力を低下させることなく低温エッチング後の基板表面での結露を防ぐこと、反応生成物を残すことなくレジスト膜の除去を行う。

【構成】タングステンを含むガスを主としてジボランにより還元し、絶縁層11上に第1のタングステン膜14を形成する工程と、タングステンを含むガスを水素又はシランにより還元し、第1のタングステン膜14上に第2のタングステン膜15を形成する工程とを有する。



1

## 【特許請求の範囲】

【請求項1】 タングステンを含むガスを主としてジボランにより還元し、絶縁層上に第1のタングステン膜を形成する工程と、

タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 半導体基板上に絶縁層を形成した後、前記絶縁層に開口を形成する工程と、

タングステンを含むガスを主としてジボランにより還元し、前記開口を被覆して前記絶縁層上に第1のタングステン膜を形成する工程と、

タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】 前記第1のタングステン膜は、前記絶縁層と前記第2のタングステン膜との間の密着を強化する密着層であり、前記第2のタングステン膜は主導電層であることを特徴とする請求項1又は請求項2に記載の半導体装置の製造方法。

【請求項4】 前記第1のタングステン膜及び前記第2のタングステン膜はブランケットタングステンであることを特徴とする請求項1乃至請求項3のいずれかに記載の半導体装置の製造方法。

【請求項5】 前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜をエッチングして前記開口に埋め込むことを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】 前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜を選択的にエッチングして配線層を形成することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項7】 基板上に窒化チタン膜とタングステン膜とを順に形成する工程と、

減圧雰囲気中で、前記基板を $-20^{\circ}\text{C}$ 以下の温度に保持してフッ素を含むガスにより前記タングステン膜をエッチングする工程と、

前記タングステン膜のエッチング後に大気に曝さないで前記基板を前記窒化チタン膜のエッチング場所に移す工程と、

減圧雰囲気中で、前記基板を $15^{\circ}\text{C}$ 以上の温度に保持して塩素又は塩素を含むガスにより前記窒化チタン膜をエッチングする工程とを有することを特徴とする半導体装置の製造方法。

【請求項8】 前記フッ素を含むガスは三フッ化窒素であることを特徴とする請求項7に記載の半導体装置の製造方法。

【請求項9】 レジスト膜をマスクとして前記タングス

2

テン膜と前記窒化チタン膜をエッチングした後、活性化したフッ素を含むガスと酸素を含むガスの混合ガスに前記レジスト膜を曝して除去することを特徴とする請求項7又は請求項8に記載の半導体装置の製造方法。

【請求項10】 基板の冷却手段を備え、活性化された第1のガスにより減圧状態で前記基板上の第1の被エッチング体をエッチングする第1のチャンバと、

前記基板の加熱手段及び冷却手段を備え、活性化された第2のガスにより減圧状態で前記基板上の第2の被エッチング体をエッチングする第2のチャンバと、

前記第1のチャンバ及び前記第2のチャンバとつながり、減圧状態を保持してこれらの間で前記基板を移動可能な搬送路とを有することを特徴とする半導体装置の製造装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法及び半導体装置の製造装置に関し、より詳しくは、絶縁層上に密着層を介してタングステン膜を形成し、その後タングステン膜及び密着層をエッチングする半導体装置の製造方法及びドライエッチング装置に関する。

【0002】近年、半導体装置の微細化、高集積化が進むにつれて、コンタクトホールやビアホールのアスペクト比は更に高くなる傾向にある。このため、ブランケットタングステンを用いてコンタクトホール等を埋め、上部配線層のカバレッジを改善して、上下配線層との間で良好なコンタクトを得る技術が必要となる。また、半導体装置の微細化、高集積化が進むにつれて、メタル配線層の信頼度の維持・向上が難しくなっている。特にサブミクロンレベルのメタル配線層として、アルミニウム或いはアルミニウム合金単層を用いる場合、ストレスマイグレーションやエレクトロマイグレーションの点から、高い信頼度を要求される製品への適用が難しくなっている。この対策として、アルミニウム膜と他の金属膜との積層配線構造、例えばA1膜/TiN膜等の多層の配線層が使用されている。しかし、より高い信頼性を得るために、新しい配線材料としてタングステンが使用されはじめています。

【0003】タングステン膜を用いた場合、下地絶縁層とタングステン膜の間の密着性を向上させるため、密着層と呼ばれる窒化チタン膜等の導電膜を介在させることが多い。現在、量産に適したこれらの膜のエッチング方法は確立されておらず、様々な検討がなされている。また、このエッチング方法に用いられるエッチング装置の開発も進んでいる。

【0004】

【従来の技術】一般に、ブランケットタングステン2は酸化膜1との密着性が悪く、図9(a)に示すような剥がれなどが生じることがある。このため、図9(b)に示すように、タングステン膜2と酸化膜1の間に密着層

3を介在させて密着性を高め、タングステン膜2の剥がれを防止している。

【0005】密着層3としてTiN膜が用いられることが多く、スパッタ法により形成されるが、層間絶縁膜やタングステン膜を形成するためのCVD法と異なるため、2つの成膜工程の間に装置への出し入れが伴い、スループットの低下を招く。また、近年CVD法によるTiN膜の形成技術も確立されてきつつあるが、ブランケットタングステンの堆積方法とは反応ガス等プロセス条件が大きく異なるため、同一チャンパ内での連続成膜は困難であり、やはりスループットの向上を図るためには適していない。

【0006】ところで、図10(a)に示すように、ジボラン(B<sub>2</sub>H<sub>6</sub>)の還元により形成されたタングステン膜2aは密着層を必要とせず、シリコン酸化膜1a等絶縁膜の上に直接形成することができるため、スループットの向上を図ろうとする場合に適している。また、ブランケットタングステンと同じCVD法であるため、プロセス開発等が容易に行えるという特徴を持つ。従って、図10(a)、(b)に示すように、絶縁膜1a上にジボランを用いて成膜されたタングステン膜2aを配線層として用いることも試されている。なお、図10(b)は半導体基板5上の絶縁膜1bに形成されたコンタクトホール6を通して底部の半導体基板5と接続する配線層2bを示す。

【0007】また、成膜されたチタンを含む合金膜及びタングステン膜から配線層を形成するため、これらをエッチングする工程が必要となる。タングステン膜のエッチングには、フッ素を含むガスが多く用いられ、そのエッチング時の基板温度が、加工形状の制御の上で重要なパラメータとなることが知られている。公知例によれば、例えば、基板温度は-20℃以下の低温(実用上、-35~-50℃が好ましい。)であることが必要とされる。一方、この条件下では、チタンを含む合金のエッチングが進みにくく、更に、下地絶縁膜(シリコン酸化膜)とタングステン膜とのエッチングの選択比を大きくすることが難しいので、タングステン膜とチタンを含む合金膜とを同じチャンパ内でエッチングする場合に、非常にマージンの狭い条件となっている。

【0008】この問題を避けるため、異なるプロセス条件でそれぞれの膜をエッチングすることが必要となる。従って、従来、タングステン膜とチタンを含む合金膜を別々の装置でエッチングするという方法が採られてきた。

【0009】

【発明が解決しようとする課題】しかしながら、ジボランを用いてタングステン膜を成膜する場合、抵抗を減らすため厚膜化すると、図10(a)に示すように、そのタングステン膜2aの表面に凹凸4が生じる(表面モロジが悪化する)こと、図10(b)に示すように、下

地の半導体基板5への侵入が顕著になり、半導体基板5に浅いPN接合が形成されている場合にその侵入層7がPN接合を貫いて電氣的ショートの原因となることなどの問題がある。

【0010】また、タングステン膜とTiN膜をエッチングする場合、前記したように、プロセスマージンが狭いため、製品量産時の安定性、再現性を確保する点で、同一チャンパ内でのエッチングは困難であり、スループットの向上を図れないという問題がある。プロセスマージンを広げるために、2台の装置で別々にエッチングするようにした場合、装置コストの増加や、設置面積の増大を招くという問題がある。

【0011】更に、上記以外にも、解決しなければならない以下のような問題がある。

①低温エッチングの場合には、エッチング後のウエハをそのまま大気中に出すと、ウエハが冷えているためウエハ表面で大気中の水分が結露し、ウエハ上に残留している反応生成物と反応して異物が生じたり、反応生成物の溶融液が生成されて配線層に作用し、形成した配線層に欠陥が生じたりするという問題がある。これを避けるため、水分を蒸発させるためのヒータ等が必要になるが、これは設備コストの増大ばかりでなく、加熱時間を必要とするため、ウエハの処理能力の低下を来す。

【0012】②レジスト膜をマスクとして低温でエッチングする場合、エッチング後のレジスト膜の側壁に除去しにくい反応生成物が付着しており、酸素プラズマを用いたアッシングでは除去しきれない場合が多い。この残留物があると、その上に絶縁膜を堆積したとき異常成長等が生じ、良品収率の低下を招く。また、この反応生成物を除去するための処理を加えることは、設備コストの増大や、ウエハの処理能力の低下を来す。

【0013】本発明は、上記の従来例の問題点に鑑みて創作されたものであり、スループットを低下させずに密着層及び主導電膜からなる配線層を形成すること、プロセスの安定性や再現性を確保すること、装置の設置面積を可能な限り縮小すること、装置の処理能力を低下させることなく低温エッチング後の基板表面での結露を防ぐこと、反応生成物を残すことなくレジスト膜の除去を行うことができる半導体装置の製造方法及び半導体装置の製造装置を提供することを目的とする。

【0014】

【課題を解決するための手段】上記課題は、第1に、タングステンを含むガスを主としてジボランにより還元し、絶縁層上に第1のタングステン膜を形成する工程と、タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法によって達成され、第2に、半導体基板上に絶縁層を形成した後、前記絶縁層に開口を形成する工程と、タングステンを含むガスを主としてジボランに

5

より還元し、前記開口を被覆して前記絶縁層上に第1のタングステン膜を形成する工程と、タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法によって達成され、第3に、前記第1のタングステン膜は、前記絶縁層と前記第2のタングステン膜との間の密着を強化する密着層であり、前記第2のタングステン膜は主導電層であることを特徴とする第1又は第2の発明に記載の半導体装置の製造方法によって達成され、第4に、前記第1のタングステン膜及び前記第2のタングステン膜は  
10 プランケットタングステンであることを特徴とする第1乃至第3の発明のいずれかに記載の半導体装置の製造方法によって達成され、第5に、前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜をエッチングして前記開口に埋め込むことを特徴とする第4の発明に記載の半導体装置の製造方法によって達成され、第6に、前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜を選択的にエッチングして配線層を形成すること  
20 を特徴とする第4の発明に記載の半導体装置の製造方法によって達成され、第7に、基板上に窒化チタン膜とタングステン膜とを順に形成する工程と、減圧雰囲気中で、前記基板を $-20^{\circ}\text{C}$ 以下の温度に保持してフッ素を含むガスにより前記タングステン膜をエッチングする工程と、前記タングステン膜のエッチング後に大気に曝さないで前記基板を前記窒化チタン膜のエッチング場所に移す工程と、減圧雰囲気中で、前記基板を $15^{\circ}\text{C}$ 以上の温度に保持して塩素又は塩素を含むガスにより前記窒化チタン膜をエッチングする工程とを有することを特徴とする半導体装置の製造方法によって達成され、第8に、前記フッ素を含むガスは三フッ化窒素であることを特徴とする第7の発明に記載の半導体装置の製造方法によって達成され、第9に、レジスト膜をマスクとして前記タングステン膜と前記窒化チタン膜をエッチングした後、活性化したフッ素を含むガスと酸素を含むガスの混合ガスに前記レジスト膜を曝して除去することを特徴とする第7又は第8の発明に記載の半導体装置の製造方法によって達成され、第10に、基板の冷却手段を備え、活性化された第1のガスにより減圧状態で前記基板上の第1の被エッチング体をエッチングする第1のチャンバと、前記基板の加熱手段及び冷却手段を備え、活性化された第2のガスにより減圧状態で前記基板上の第2の被エッチング体をエッチングする第2のチャンバと、前記第1のチャンバ及び前記第2のチャンバとつながり、減圧状態を保持してこれらの間で前記基板を移動可能な搬送路とを有することを特徴とする半導体装置の製造装置によって達成される。

【0015】

【作用】本発明に係る成膜方法においては、タングステ

6

ンを含むガスを主としてジボランにより還元して第1のタングステン膜を形成し、その上にタングステンを含むガスを水素又はシランにより還元して第2のタングステン膜を形成している。従って、反応ガスを切り換えるだけで、第1及び第2のタングステン膜を連続して形成することができる。これにより、ともにCVD法により、同じチャンバ内で成膜することが可能であり、スループットの向上を図ることができる。

【0016】また、ジボランの還元により形成された第1のタングステン膜を密着層とし、水素又はシランの還元によりその上に形成された第2のタングステン膜を主導電層とする配線層では、絶縁層との密着性を改善し、かつ表面モロロジを悪化させることなく厚膜化することが可能である。更に、半導体基板上の絶縁層に形成された開口に上記2層のタングステン膜を埋め込む場合、密着層としての第1のタングステン膜の上に主導電層としての第2のタングステン膜が形成されるため、ジボランの還元により形成され、開口の底部の半導体基板と接する第1のタングステン膜を薄くしてもよいので、半導体基板へのタングステンの侵入を抑制することが可能である。

【0017】また、本発明に係るエッチング方法によれば、 $-20^{\circ}\text{C}$ 以下の低温で、タングステン膜をエッチングし、 $15^{\circ}\text{C}$ 以上の温度でTIN膜をエッチングしている。従って、タングステン膜のエッチング時にはTIN膜との選択比の確保ができ、TIN膜のエッチング時にはTIN膜のエッチングレート、及び下地絶縁層との選択比が十分に確保できる。これにより、プロセスの安定性、再現性が確保できる。

【0018】更に、本発明に係るレジスト膜の除去方法においては、酸素ガスとフッ素を含むガスをを用いたドライアッシングによりエッチング用マスクとして用いたレジスト膜を除去している。ところで、エッチングにより生成された反応生成物中にはタングステンやTINが含まれているため、酸素ガスのみを用いたドライアッシングではこれらを除去することは非常に困難であるが、フッ素を含むガスを加えることにより、それらを効果的に除去することができる。

【0019】また、本発明に係るエッチング装置によれば、それぞれ異なる膜をエッチング可能な第1及び第2のチャンバを減圧可能な搬送路で連結することにより、第1のチャンバから第2のチャンバに基板を大気に曝すことなく移動させることができる。このため、第2のチャンバに移された基板の表面には大気中の水分による結露が生じない。

【0020】更に、低温でのエッチングが可能な第1のチャンバからそれよりも高い温度でのエッチングが可能な第2のチャンバに移された基板の温度は上昇するため、基板の加熱のための特別な設備や処理が不要になり、設備コストの削減と、スループットの向上を図るこ

とができる。更に、2つのチャンバが連結されたエッチング装置を用いることで、2台の別々のエッチング装置を使用する場合に比べて装置コストの上昇を抑えることができ、かつ装置の設置面積の縮小を図ることができる。

【0021】

【実施例】

(1) 本発明の第1の実施例に係る密着層及び主導電層の成膜方法の説明

図3は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法に用いられるCVD装置の側面図である。図3に示すように、チャンバ91内にウエハ97を保持する、ヒータ93が内蔵された基板保持具92が設置されている。また、六フッ化タングステン(WF<sub>6</sub>)ガスがチャンバ91内に導入される第1のガス導入口94と、ジボラン(B<sub>2</sub>H<sub>6</sub>)と水素(H<sub>2</sub>)又はシラン(SiH<sub>4</sub>)の混合ガスがチャンバ91内に導入される第2のガス導入口95と、不要な反応ガスを排出し、或いはチャンバ91内を減圧するために排気ポンプが接続される排気口96とが形成されている。なお、ヒータはチャンバの外部に設けられてもよい。

【0022】図1(a)～(e)は、図3のCVD装置を用いた、本発明の第1の実施例に係るコンタクトホール13の埋込み層(プラグ)の形成方法について示す断面図である。WF<sub>6</sub>ガスを主としてジボランにより還元して形成されたタングステン膜を密着層14とし、WF<sub>6</sub>ガスを水素により還元して形成されたタングステン膜を主導電層15とする。いずれのタングステン膜も成長の選択性を有しないプランケットタングステンとして形成される。

【0023】まず、図1(a)に示すように、シリコン基板(半導体基板)11上にシリコン酸化膜からなる絶縁層12を形成した後、絶縁層12にコンタクトホール13を形成する。このとき、コンタクトホール13の底部にシリコン基板11が露出している。次いで、図1(b)に示すように、流量100cc/分のWF<sub>6</sub>ガスと、流量100cc/分のB<sub>2</sub>H<sub>6</sub>ガスと、流量1000cc/分のH<sub>2</sub>ガスの混合ガスをチャンバ91内に供給して、ガス圧力100Torr、基板温度450℃の条件で、CVD法により、絶縁層12上に膜厚100～1000Åの第1のタングステン膜(W膜)14を形成する。この場合、WF<sub>6</sub>ガスは主としてB<sub>2</sub>H<sub>6</sub>ガスにより還元されて、第1のタングステン膜からなる密着層14が形成される。

【0024】続いて、図1(c)に示すように、B<sub>2</sub>H<sub>6</sub>ガスの供給を停止し、流量100cc/分のWF<sub>6</sub>ガスと、流量1000cc/分のH<sub>2</sub>ガスの混合ガスをチャンバ91内に供給して、ガス圧力100Torr、基板温度450℃の条件で、CVD法により、密着層14上に膜厚100～1000Åの第2のタングステン膜からなる主

導電層15を形成する。この場合、WF<sub>6</sub>ガスはH<sub>2</sub>ガスにより還元されて、第2のタングステン膜が形成される。これにより、コンタクトホール13内に第1及び第2のタングステン膜14、15が埋め込まれ、更に絶縁層12上にそれが積層される。このとき、シリコン基板11の表面はほぼ平坦となる。

【0025】次いで、図1(d)に示すように、NF<sub>3</sub>ガスを用いたドライエッチングにより、エッチバックして絶縁層12上の第1及び第2のタングステン膜14、15を除去し、コンタクトホール13内のみ第1及び第2のタングステン膜14a、15aを残す。これによりプラグ16が形成される。なお、エッチングガスとしてSF<sub>6</sub>を用いてもよい。また、HF+HNO<sub>3</sub>の混合液やH<sub>2</sub>O<sub>2</sub>+NH<sub>3</sub>の混合液を用いたウエットエッチングを行ってもよい。

【0026】次に、図1(e)に示すように、コンタクトホール13を被覆して絶縁層12上にアルミニウム/銅合金膜を形成した後、パターニングして、前記プラグ16と接続する配線層17を形成する。これにより、シリコン基板11と配線層17はプラグ16を介して接続する。なお、その後、図2(b)に示すように、必要により、配線層17を被覆する層間絶縁膜18を形成し、更に上記と同じような工程を経て層間絶縁膜18に形成されたビアホール19内にプラグ22を埋め込み、更にプラグ22を介して配線層17と接続する別の配線層23を形成してもよい。

【0027】以上のように、本発明の第1の実施例に係る成膜方法によれば、密着層14を形成した後、チャンバ91内に導入する反応ガスのうちジボランを停止するだけで、主導電層15を形成するための所望の反応ガスをチャンバ91内に供給することができるので、密着層14及び主導電層15を連続して形成することができる。これにより、ともにCVD法により、同じチャンバ91内で成膜することが可能であり、スループットの向上を図ることができる。

【0028】更に、シリコン基板11上の絶縁層12に形成されたコンタクトホール13に上記2層のタングステン膜を埋め込む場合、主導電層15としての第2のタングステン膜が形成されるため、ジボランの還元により形成され、コンタクトホール13の底部のシリコン基板11と接する密着層14としての第1のタングステン膜14を薄くしてもよいので、シリコン基板11へのタングステンの侵入を抑制することが可能である。

【0029】なお、上記の実施例では、密着層14及び主導電層15のタングステン膜をプランケットタングステンとして形成しているが、選択成長により形成してもよい。また、プラグ16を形成する場合に本発明を適用しているが、図2(a)に示すように、絶縁層12上に第1及び第2のタングステン膜14、15からなる配線層24を形成する場合にも本発明を適用することが可能

である。この場合、ジボランの還元により形成された第1のタングステン膜を密着層14とし、その上の水素の還元により形成された第2のタングステン膜を主導電層15とすることにより、これらのタングステン膜により作成された配線層では、絶縁層12との密着性を改善し、かつ表面モロロジを悪化させることなく厚膜化することが可能である。

【0030】更に、下地の絶縁層12としてシリコン酸化膜を用いているが、リンガラス(PSG膜)、リンボロンガラス(BPSG膜)、シリコン酸化膜(SiO<sub>2</sub>膜)又はシリコン窒化膜(SiN膜)等であってもよい。また、基板温度を450℃としているが、300℃程度以上であればよい。更に、密着層14を成膜するための反応ガスとして、B<sub>2</sub>H<sub>6</sub>+WF<sub>6</sub>+H<sub>2</sub>の混合ガスを用いているが、B<sub>2</sub>H<sub>6</sub>+WF<sub>6</sub>+SiH<sub>4</sub>の混合ガスを用いてもよい。また、主導電層15を成膜するための反応ガスとして、WF<sub>6</sub>+H<sub>2</sub>の混合ガスを用いているが、WF<sub>6</sub>+SiH<sub>4</sub>の混合ガスを用いてもよい。この場合、基板温度は350℃が適当である。

(2) 本発明の第2の実施例に係るエッチング装置の説明

図4(a)、図5、図6は、本発明の第2の実施例に係るエッチング装置について示す側面図である。

【0031】図4(a)は、異なる種類の導電膜のエッチングが可能な第1のチャンバ及び第2のチャンバが直列に接続されたエッチング装置の全体の構成について示す。図4(a)において、101は、被エッチング体が形成されたウエハ100の冷却手段を備え、活性化されたガスにより減圧状態でタングステン膜からなる主導電層(第1の被エッチング体)をエッチングするための第1のチャンバ、102は、ウエハ100の加熱手段及び冷却手段を備え、活性化されたガスにより減圧状態でタングステン膜からなる密着層(第2の被エッチング体)をエッチングする第2のチャンバ、103は、第1のチャンバ101及び第2のチャンバ102とつながり、減圧状態を保持して、それらの間でウエハ100を移動可能な搬送室(搬送路)である。

【0032】第1のチャンバ101と搬送室103の間及び第2のチャンバ102と搬送室103の間にはそれぞれウエハ100の通路を開閉する図示しないバルブが設けられている。104は第1のチャンバ101につながる入口側ロードロックチャンバである。第1のチャンバ101と入口側ロードロックチャンバ104の接続部と、接続部と反対側のウエハ100の入口とにそれぞれウエハ100の通路を開閉するバルブが設けられている。大気圧になっている入口側ロードロックチャンバ104内に外からウエハ100が搬入された後、既に減圧されている第1のチャンバ101の室内圧力に合うように入口側ロードロックチャンバ104内が減圧される。その後ウエハ100が第1のチャンバ101に搬入され

る。

【0033】105は第2のチャンバ102につながる出口側ロードロックチャンバである。第2のチャンバ101と出口側ロードロックチャンバ105の接続部と、接続部と反対側のウエハ100の出口とにそれぞれウエハ100の通路を開閉するバルブが設けられている。ウエハ100を第2のチャンバ102から出口側ロードロックチャンバ105に搬出する前に、既に減圧されている第2のチャンバ102内の圧力に合うように入口側ロードロックチャンバ105内が減圧される。続いて、ウエハの搬入後に出口側ロードロックチャンバ105内を大気圧に戻し、その後、出口側ロードロックチャンバ105から外にウエハ100が搬出される。

【0034】上記の各室は各室内を減圧するための排気ポンプ(排気装置)と接続される排気口106~110を有する。なお、図4(a)の構成のエッチング装置の代わりに、図4(b)のような構成のエッチング装置を用いてもよい。図4(b)はエッチング装置の全体の構成について示す平面図である。

【0035】図4(b)において、図4(a)と異なるところは、搬送室(搬送路)103aを中心にして第1及び第2のチャンバ101a、102aと入口側及び出口側ロードロックチャンバ104a、105aが搬送室103aに接続されていることである。従って、第1のチャンバ101a及び第2のチャンバ102aにシリコン基板100を出し入れする際、ともにシリコン基板100は同じ搬送室103aを通過することになる。各室101a/103a、102a/103a、104a/103a、105a/103a間の接続部にはシリコン基板100の通路を開閉する不図示のバルブが設けられている。また、入口側ロードロックチャンバ104aの入口と出口側ロードロックチャンバ105aの出口にもウエハ100の通路を開閉するバルブが設けられている。

【0036】図5は第1のチャンバ101により外部と仕切られた第1のエッチング室の詳細な構成について示す側面図である。図5において、111は第1のチャンバ101内に設置された、ウエハ100を保持する基板保持具で、温度制御された冷媒、例えば不凍液を添加した水等を通流させる流路(冷却手段)112が形成されている。また、基板保持具111はエッチングガスをプラズマ化するための高周波電力を印加する第1の電極を兼ねている。113はエッチングガスをプラズマ化するための高周波電力を印加する第2の電極で、第1の電極である基板保持具111と対向するように配置されている。上記第2の電極113には高周波電力を供給する高周波電源114が接続されている。また、第1の電極111は接地されている。

【0037】115はエッチングガスを第1のチャンバ101内に導入するためのガス導入口である。図6は第

2のチャンバ102により外部と仕切られた第2のエッチング室の詳細な構成について示す側面図である。図6の第2のエッチング室は第1のエッチング室とほぼ同様の構成を有する。第1のエッチング室と異なるところは、第2のチャンバ102内に設置された基板保持具121には載置された基板の温度を15℃以上に保持するために、基板を加熱するヒータ（加熱手段）122とそれを冷却する冷却手段123とを有する温度調節手段124が内蔵されていることである。

【0038】なお、基板保持具121は第1の電極を兼ね、第2の電極125との間で、高周波電力を印加し、電極121、125間の反応ガスをプラズマ化する。また、第2の電極125には高周波電源126が接続され、第1の電極121は接地されている。更に、第2のチャンバ102には、ガス導入口127と排気口109が接続されている。

【0039】上記のエッチング装置では、それぞれ異なる膜をエッチング可能な第1及び第2のチャンバ101、102を減圧可能な搬送路103で連結することにより、第1のチャンバ101から第2のチャンバ102にウエハ100を大気に曝すことなく移動させることができる。このため、第2のチャンバ102に移されたウエハ100の表面には大気中の水分による結露が生じない。

【0040】また、低温でエッチングが行われる第1のチャンバ101からそれよりも高い温度でエッチングが行われる第2のチャンバ102に移されたウエハ100の温度は上昇するため、ウエハ100の加熱のための特別な設備や処理が不要になり、設備コストの削減と、スループットの向上を図ることができる。次に、レジスト膜を除去するためのプラズマアッシャについて、図7を参照しながら説明する。図7はダウンフローアッシャの構成を示す側面図である。

【0041】図7に示すように、チャンバ131はエッチング室132とプラズマ生成室133とマイクロ波導入室134に分割されている。エッチング室132とプラズマ生成室133の間はプラズマが通過する孔が形成された仕切り板で仕切られ、プラズマ生成室133とマイクロ波導入室134の間はマイクロ波が伝わる石英等の仕切り板136で仕切られている。

【0042】また、プラズマ生成室133には反応ガスをプラズマ生成室133内に導入するガス導入口138が形成されている。エッチング室132には不要な反応ガスを排出し、或いはエッチング室132及びプラズマ生成室133内を減圧するための図示しない排気ポンプが接続される排気口139が形成されている。更に、エッチング室132には処理が行われるウエハ100を載置する基板保持具137が設置されている。

(3) 本発明の第3の実施例に係る密着層及び主導電層のエッチング方法の説明

図8(a)～(d)は、本発明の第3の実施例に係るエッチング方法について示す断面図である。図4～図6のエッチング装置及び図7のダウンフロープラズマアッシャを用いて説明する。なお、以下の説明においては、各室101a/103a、102a/103a、104a/103a、105a/103aの接続部と、入口側ロードロックチャンバ104の入口及び出口側ロードロックチャンバ105の出口とに設けられたバルブの開閉について説明を省略しているが、適宜行われているものとする。

【0043】処理されるウエハ100は、図8(a)に示すように、直径6インチのシリコン基板31上にシリコン酸化膜からなる絶縁層32が形成され、絶縁層32に形成されたコンタクトホール33を被覆して絶縁層32上に膜厚50nmのTiN膜（密着層）34と膜厚350nmのタングステン膜（主導電層）35とが形成されている。また、所望の箇所に所定の形状の配線層を形成するため、タングステン膜35上に膜厚1700nmのレジストマスク36が形成されている。

【0044】まず、入口側ロードロックチャンバ104にウエハ100を搬入した後、入口側ロードロックチャンバ104、第1のチャンバ101内、搬送室103内及び第2のチャンバ102内を排気し、減圧する。所定の圧力に達したら、第1のチャンバ101内にウエハ100を搬入し、基板保持具111に載置する。

【0045】続いて、冷却手段112によりウエハ100を冷却し、基板温度を-50℃に保持する。次いで、ガス導入口115から流量150cc/分の三フッ化窒素(NF<sub>3</sub>)ガスを導入し、第1のチャンバ101内のガス圧力を100mTorrに保持する。

【0046】次に、第1の電極111及び第2の電極113間に高周波電力200Wを印加する。これにより、電極111、113間のNF<sub>3</sub>ガスがプラズマ化し、タングステン膜35がこれに曝されてエッチングが始まる。このとき、タングステン膜35のエッチングレートは300nm/分となり、TiN膜34に対するタングステン膜35のエッチング選択比は100以上となっている。

【0047】所定の時間が経過した後、図8(b)に示すように、タングステン膜35がエッチングされる。次いで、ウエハ100を搬送室103に搬出した後、さらに第2のチャンバ102内に搬入して基板保持具121上に載置する。このとき、第2のチャンバ102内に搬入されるまで、ウエハ100は大気に曝されないの、その表面に結露が生じるのを抑制することができる。

【0048】次に、基板保持具121上のウエハ100を加熱し、温度25℃に保持する。次いで、ガス導入口127から流量100cc/分の塩素(Cl<sub>2</sub>)ガスを導入し、第2のチャンバ102内のガス圧力を5.0mTorrに保持する。次に、第1の電極121及び第2の

電極125間に高周波電力400Wを印加する。これにより、電極121、125間の $Cl_2$ ガスがプラズマ化し、TiN膜34がこれに曝されてエッチングが始まる。このとき、TiN膜34のエッチングレートは200nm/分となり、タングステン膜に対するTiN膜34のエッチング選択比は100以上となっており、シリコン酸化膜に対するTiN膜34のエッチング選択比は7以上となっている。従って、レジストマスク36がエッチングされたとしても、TiN膜34を被覆するタン

グステン膜35aがマスクの役目を果たすため、エッチング形状の異常は生じない。  
【0049】所定の時間が経過した後、図8(c)に示すように、TiN膜34がエッチングされる。これにより、タングステン膜35とTiN膜34のエッチングが完了する。次いで、出口側ロードロックチャンバ105を減圧した後、出口側ロードロックチャンバ105に第2のチャンバ102内からウエハ100を搬出する。続いて、出口側ロードロックチャンバ105を大気圧に戻した後、ウエハ100を外に取り出す。

【0050】次に、ウエハ100をプラズマアッシャのチャンバ131内に搬入し、基板保持具133に載置する。次に、基板保持具133上のウエハ100を加熱し、温度30℃に保持する。次いで、ガス導入口138から流量100cc/分の四フッ化炭素( $CF_4$ )ガスと流量900cc/分の酸素( $O_2$ )ガスの混合ガスを導入し、チャンバ131内のガス圧力を900mTorrに保持する。

【0051】次に、電力900Wをマイクロ波導入室134に導く。これにより、プラズマ生成室133内の $CF_4 + O_2$ ガスはマイクロ波電力を吸収してプラズマ化し、レジストマスク36がこれに曝されてエッチングが始まる。このとき、エッチングにより生成された反応生成物中にはタングステンやTiNが含まれているため、 $O_2$ ガスのみを用いたドライアッシングではこれらを除去することは非常に困難であるが、 $CF_4$ ガスを加えることにより、それらを効果的に除去することができる。

【0052】所定の時間が経過した後、図8(d)に示すように、レジストマスク36がエッチング・除去される。このようにして、TiN膜34及びタングステン膜35の2層膜からなる配線層37が絶縁層32上に形成される。以上のように、本発明の実施例に係るエッチング方法によれば、-50℃の低温で、タングステン膜35をエッチングし、25℃でTiN膜34をエッチングすることにより、タングステン膜35のエッチング時にはTiN膜34との選択比の確保ができ、TiN膜34のエッチング時にはTiN膜34のエッチングレート、及び下地の絶縁層32との選択比が十分に確保できるため、プロセスの安定性、再現性を確保することができる。

【0053】なお、上記の第3の実施例では、TiN膜

34のエッチングガスとして塩素を用いているが、 $Cl + Ar$ 、 $Cl + He$ 、 $Cl + N_2$ 等塩素を含むガスを用いてもよい。

【0054】

【発明の効果】以上のように、本発明に係る成膜方法においては、タングステンを含むガスを主としてジボランにより還元して第1のタングステン膜を形成し、その上にタングステンを含むガスを水素又はシランにより還元して第2のタングステン膜を形成している。従って、ともにCVD法により、反応ガスを切り換えるだけで、同じチャンバ内で連続成膜することが可能であり、スループットの向上を図ることができる。また、ジボランの還元により形成された第1のタングステン膜を密着層とし、その上の第2のタングステン膜を主導電層とすることにより、作成された配線層では、絶縁層との密着性を改善し、かつ表面モロロジを悪化させることなく厚膜化することが可能である。

【0055】更に、半導体基板上の絶縁層に形成された開口に上記2層のタングステン膜を埋め込む場合、ジボランの還元により形成される、開口の底部の半導体基板と接する第1のタングステン膜を薄くしてもよいので、半導体基板へのタングステンの侵入を抑制することが可能である。また、本発明に係るエッチング方法によれば、-20℃以下の低温で、タングステン膜をエッチングし、15℃以上の温度でTiN膜をエッチングしているので、タングステン膜のエッチング時にはTiN膜との選択比の確保ができ、TiN膜のエッチング時にはTiN膜のエッチングレート、及び下地絶縁層との選択比が十分に確保でき、プロセスの安定性、再現性を確保できる。

【0056】更に、本発明に係るレジスト膜の除去方法においては、酸素ガスにフッ素を含むガスを加えているので、レジスト膜とともに、タングステンやTiNが含まれている反応生成物を効果的に除去することができる。また、本発明に係るエッチング装置によれば、それぞれ異なる膜をエッチング可能な第1及び第2のチャンバを減圧可能な搬送路で連結することにより、第1のチャンバから第2のチャンバに基板を大気に曝すことなく移動させて、基板の表面での大気中の水分による結露を抑制することが可能である。

【0057】更に、低温でのエッチングが可能な第1のチャンバからこれよりも高い温度でのエッチングが可能な第2のチャンバに移された基板の温度は上昇するため、基板の加熱のための特別な設備や処理が不要になり、設備コストの削減と、スループットの向上を図ることができる。更に、2つのチャンバが連結されたエッチング装置を用いることで、2台の別々のエッチング装置を使用する場合に比べて装置コストの上昇を抑えることができ、かつ装置の設置面積の縮小を図ることができる。



## 【図面の簡単な説明】

【図1】図1(a)～(e)は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法を用いたプラグの形成方法について示す断面図である。

【図2】図2(a)、(b)は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法を用いた他の例について示す断面図である。

【図3】図3は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法に用いられるCVD装置について示す側面図である。

【図4】図4(a)、(b)は、本発明の第2の実施例に係るエッチング装置の構成について示す側面図及び平面図である。

【図5】図5は、本発明の第2の実施例に係るエッチング装置のうち第1のエッチング室の詳細な構成について示す側面図である。

【図6】図6は、本発明の第2の実施例に係るエッチング装置のうち第2のエッチング室の詳細な構成について示す側面図である。

【図7】図7は、本発明の第3の実施例に係るレジストマスクの除去方法に用いられるプラズマアッシャについて示す側面図である。

【図8】図8(a)～(d)は、本発明の第3の実施例に係る配線層のエッチング方法及びレジストマスクの除去方法について示す断面図である。

【図9】図9(a)、(b)は、従来例に係るタングステン膜を用いた配線層について示す断面図である。

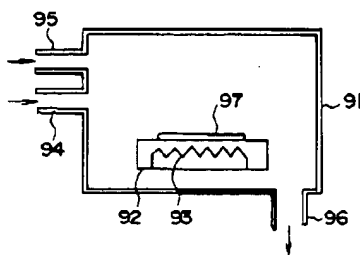
【図10】図10(a)、(b)は、従来例に係るブランケットタングステン膜を用いた配線層の問題点について示す断面図である。

## 【符号の説明】

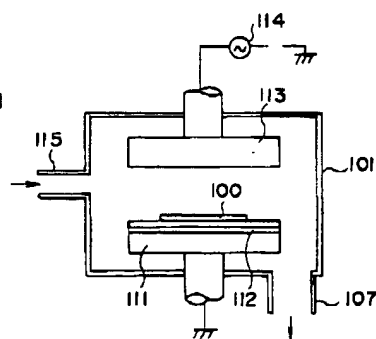
11, 31 シリコン基板(半導体基板)、  
12, 32 絶縁層、  
13, 33 コンタクトホール(開口)、

14, 14a, 20 密着層(第1のタングステン膜)、  
15, 15a, 21 主導電層(第2のタングステン膜)、  
16, 22 プラグ(埋込み層)、  
17, 23, 24, 37 配線層、  
18 層間絶縁膜、  
19 ピアホール(開口)、  
21 チャンバ、  
22 基板保持具、  
34, 34a 密着層(TiN膜)、  
35, 35a 主導電層(タングステン膜)、  
36 レジストマスク(レジスト膜)、  
91, 131 チャンバ、  
92, 137 基板保持具、  
93, 122 ヒータ(加熱手段)、  
94 第1のガス導入口、  
95 第2のガス導入口、  
96, 106～110, 126, 139 排気口、  
97, 100 ウエハ、  
101, 101a 第1のチャンバ、  
102, 102a 第2のチャンバ、  
103, 103a 搬送室(搬送路)、  
104, 104a 入口側ロードロックチャンバ、  
105, 105a 出口側ロードロックチャンバ、  
111, 121 基板保持具(第1の電極)、  
112, 123 冷媒流路(冷却手段)、  
113, 125 第2の電極、  
114, 126 高周波電源、  
115, 127, 138 ガス導入口、  
124 基板温度調節手段、  
132 エッチング室、  
133 プラズマ生成室、  
134 マイクロ波導入室、  
135, 136 仕切り板。

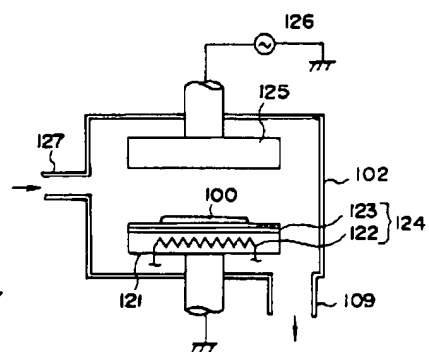
【図3】



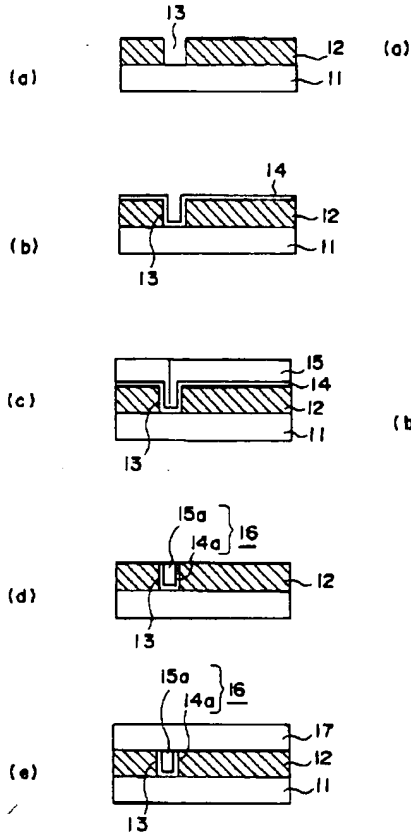
【図5】



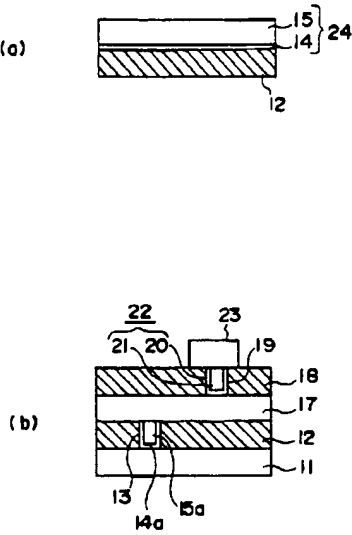
【図6】



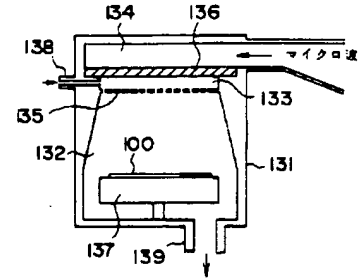
【図1】



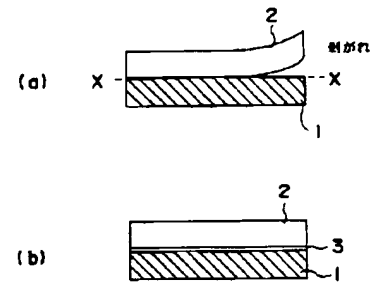
【図2】



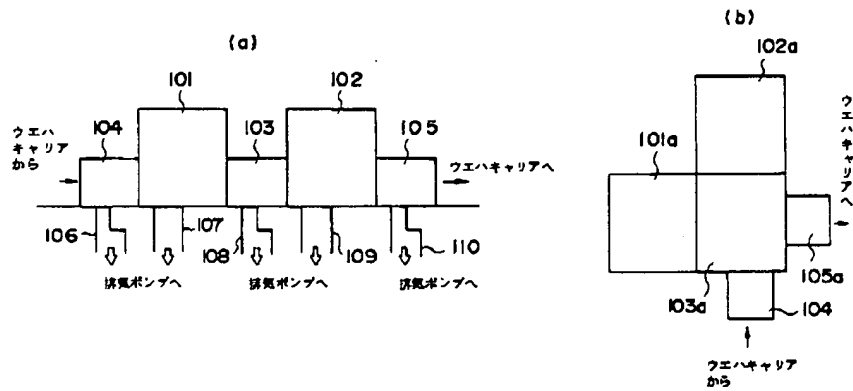
【図7】



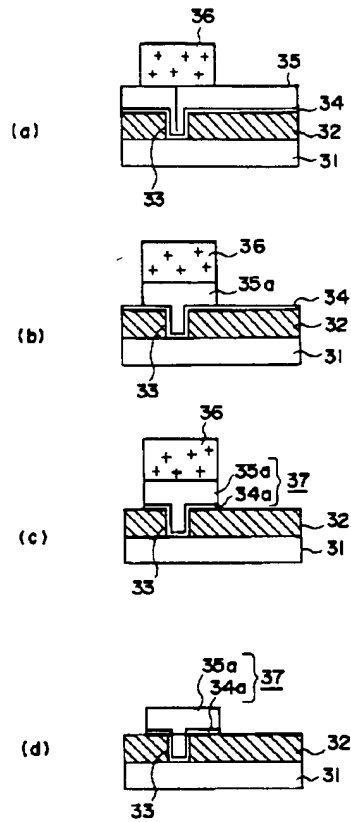
【図9】



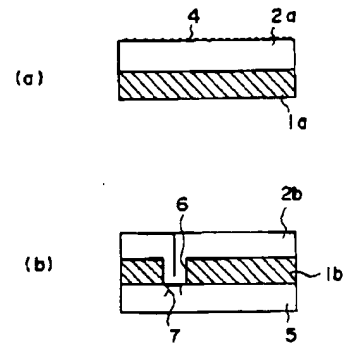
【図4】



【図 8】



【図 10】



フロントページの続き

(51) Int. Cl. <sup>6</sup>H 0 1 L 21/285  
21/3065

識別記号

庁内整理番号

F I

H 0 1 L 21/285  
21/302  
21/88

技術表示箇所

C  
B  
Q

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**Bibliography.**

---

- (19) [Country of Issue] Japan Patent Office (JP)  
(12) [Official Gazette Type] Open patent official report (A)  
(11) [Publication No.] JP,8-264530,A.  
(43) [Date of Publication] October 11, Heisei 8 (1996).  
(54) [Title of the Invention] The manufacture method of a semiconductor device, and the manufacturing installation of a semiconductor device.  
(51) [International Patent Classification (6th Edition)]  
H01L 21/3205 .  
C23C 16/14 .  
C23F 4/00 .  
C30B 25/06 .  
H01L 21/28 301 .  
21/285 .  
21/3065 .  
[FI]  
H01L 21/88 B .  
C23C 16/14 .  
C23F 4/00 A .  
C30B 25/06 .  
H01L 21/28 301 R .  
21/285 C .  
21/302 B .  
21/88 Q .  
[Request for Examination] Un-asking.  
[The number of claims] 10.  
[Mode of Application] OL.  
[Number of Pages] 11.  
(21) [Filing Number] Japanese Patent Application No. 7-61278.  
(22) [Filing Date] March 20, Heisei 7 (1995).  
(71) [Applicant]

[Identification Number] 000005223.

[Name] Fujitsu, Inc.

[Address] 4-1-1, Kami-Kodanaka, Nakahara-ku, Kawasaki-shi, Kanagawa-ken.

(72) [Inventor(s)]

[Name] Western part Haruhito.

[Address] 1015, Kami-Kodanaka, Nakahara-ku, Kawasaki-shi, Kanagawa-ken Inside of Fujitsu, Inc.

(72) [Inventor(s)]

[Name] Iio Koki.

[Address] 1015, Kami-Kodanaka, Nakahara-ku, Kawasaki-shi, Kanagawa-ken Inside of Fujitsu, Inc.

(74) [Attorney]

[Patent Attorney]

[Name] Okamoto Keizo.

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

Summary.

---

(57) [Abstract]

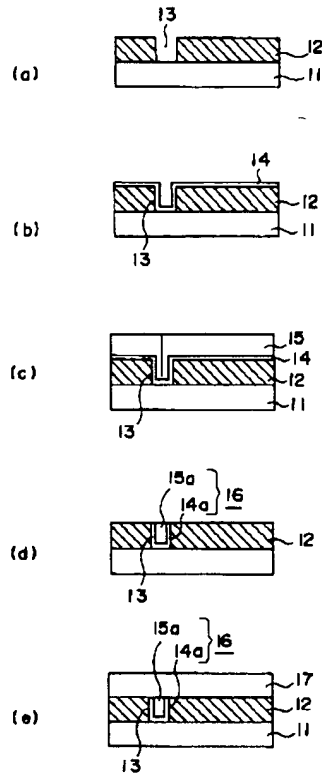
[Objects of the Invention] Mind an adhesion layer on an insulating layer. A resist film is removed without leaving preventing dew condensation in the substrate front face after low-temperature etching, without reducing forming a tungsten film and forming an adhesion layer and the main electric-conduction film about the manufacture method of a semiconductor device and dry etching system which \*\*\*\*\* a tungsten film and an adhesion layer after that, without reducing a throughput, securing the stability and the repeatability of a process, reducing the installation area of equipment as much as possible, and the throughput of equipment, and a resultant.

[Elements of the Invention] The gas containing a tungsten is returned mainly by the diboron hexahydride, and it has the process which forms the 1st tungsten film 14 on

an insulating layer 11, and the process which returns the gas containing a tungsten by hydrogen or the silane, and forms the 2nd tungsten film 15 on the 1st tungsten film 14.

---

[Translation done.]



---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The manufacture method of the semiconductor device characterized by having the process which returns the gas containing a tungsten mainly by the diboron hexahydride, and forms the 1st tungsten film on an insulating layer, and the process which returns the gas containing a tungsten by hydrogen or the silane, and forms the 2nd tungsten film on the tungsten film of the above 1st.

[Claim 2] The manufacture method of a semiconductor device characterized by providing the following. The process which forms opening in the aforementioned insulating layer after forming an insulating layer on a semiconductor substrate. The process which returns the gas containing a tungsten mainly by the diboron hexahydride, covers the aforementioned opening, and forms the 1st tungsten film on the aforementioned insulating layer. The process which returns the gas containing a tungsten by hydrogen or the silane, and forms the 2nd tungsten film on the tungsten film of the above 1st.

[Claim 3] It is the manufacture method of the semiconductor device according to claim 1 or 2 characterized by for the tungsten film of the above 1st being an adhesion layer which strengthens adhesion between the aforementioned insulating layer and the tungsten film of the above 2nd, and the tungsten film of the above 2nd being the main conductive layer.

[Claim 4] The tungsten film of the above 1st and the tungsten film of the above 2nd are the manufacture method of the semiconductor device according to claim 1 to 3 characterized by being a blanket tungsten.

[Claim 5] The manufacture method of the semiconductor device according to claim 4 characterized by \*\*\*\*\*ing and embedding the tungsten film of the above 1st, and the 2nd tungsten film after formation of the tungsten film of the above 2nd at the aforementioned opening.

[Claim 6] The manufacture method of the semiconductor device according to claim 4 characterized by \*\*\*\*\*ing alternatively the tungsten film of the above 1st, and the 2nd tungsten film, and forming a wiring layer after formation of the tungsten film of the above 2nd.

[Claim 7] The manufacture method of a semiconductor device characterized by providing the following. The process which forms a titanium-nitride film and a tungsten film in order on a substrate. The process which \*\*\*\*\*s the aforementioned tungsten film by the gas which holds the aforementioned substrate in temperature of -20 degrees C or less, and contains a fluorine in reduced pressure atmosphere. the process which does not have \*\*\*\* in the atmosphere after etching of the aforementioned tungsten film and which comes out and moves the aforementioned substrate to the etching place of the aforementioned titanium-nitride film The process which \*\*\*\*\*s the aforementioned titanium-nitride film by the gas which holds the aforementioned substrate in temperature of 15 degrees C or more, and contains chlorine or chlorine in reduced pressure atmosphere.

[Claim 8] The gas containing the aforementioned fluorine is the manufacture method of the semiconductor device according to claim 7 characterized by being 3 nitrogen fluoride.

[Claim 9] The manufacture method of the semiconductor device according to claim 7 or 8 characterized by \*(ing) and removing the aforementioned resist film to the mixed gas of the gas containing the activated fluorine, and the gas containing oxygen after \*\*\*\*\*ing the aforementioned tungsten film and the aforementioned titanium-nitride film by using a resist film as a mask.

[Claim 10] The manufacturing installation of a semiconductor device characterized by providing the following. The 1st chamber which is equipped with the cooling means of a substrate and \*\*\*\*\*s the 1st etched body on the aforementioned substrate in the state of reduced pressure by the 1st activated gas. The 2nd chamber which is equipped with the heating means and cooling means of the aforementioned substrate, and \*\*\*\*\*s the 2nd etched body on the aforementioned substrate in the state of reduced pressure by the 2nd activated gas. It is connected with the 1st chamber of the above, and the 2nd chamber of the above, a reduced pressure state is held, and it is the conveyance way which can move the aforementioned substrate among these.

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the manufacture method of a semiconductor device and dry etching system which form a tungsten film through an adhesion layer on an insulating layer, and \*\*\*\*\* a tungsten film and an adhesion layer after that in more detail about the manufacture method of a semiconductor device, and the manufacturing installation of a semiconductor device.

[0002] The aspect ratio of a contact hole or a beer hall is in the inclination which becomes still higher as detailed-izing of a semiconductor device and high integration



progress in recent years. For this reason, a contact hole etc. is buried using a blanket tungsten, the coverage of an up wiring layer is improved, and the technology of obtaining good contact between vertical wiring layers is needed. Moreover, the maintenance and improvement in the reliability of a metal wiring layer are becoming difficult as detailed-izing of a semiconductor device and high integration progress. Especially, as a metal wiring layer of submicron level, when using aluminum or an aluminium alloy monolayer, application for the product of which high reliability is required from the point of a stress migration or electromigration is becoming difficult. As this cure, multilayer wiring layers, such as the laminating wiring structure of an aluminum film and other metal membranes, for example, aluminum film / TiN film etc., are used. However, in order to acquire higher reliability, a tungsten is beginning to be used as a new wiring material.

[0003] When a tungsten film is used, in order to raise the adhesion between a ground insulating layer and a tungsten film, electric conduction films, such as a titanium-nitride film called adhesion layer, are made to intervene in many cases. Now, the etching method of these films suitable for mass production is not established, but various examination is made. Moreover, development of the etching system used for this etching method is also progressing.

[0004]

[Description of the Prior Art] Generally, peeling as the blanket tungsten 2 has bad adhesion with an oxide film 1 and shown in drawing 9 (a) etc. may arise. For this reason, as shown in drawing 9 (b), the adhesion layer 3 was made to intervene between the tungsten film 2 and an oxide film 1, adhesion was raised, and peeling of the tungsten film 2 is prevented.

[0005] Although a TiN film is used in many cases as an adhesion layer 3 and it is formed of a spatter, since it differs from the CVD for forming a layer insulation film and a tungsten film, the receipts and payments to equipment follow between two membrane formation processes, and the fall of a throughput is caused. Moreover, although the formation technology of the TiN film by CVD is also being established in recent years, it is not suitable in order continuation membrane formation within the same chamber is difficult since process conditions, such as reactant gas, differ from the deposition method of a blanket tungsten greatly, and to aim at improvement in a throughput too.

[0006] By the way, as shown in drawing 10 (a), since an adhesion layer is not needed but it can form directly on insulator layers, such as silicon-oxide 1a, when it is going to aim at improvement in a throughput, it is suitable [ tungsten film 2a formed of reduction of a diboron hexahydride ( $B_2H_6$ ) ]. Moreover, since it is the same CVD as a blanket tungsten, it has the feature that a process development etc. can be performed easily. Therefore, as shown in drawing 10 (a) and (b), to use tungsten film 2a which used the diboron hexahydride and was formed as a wiring layer is also attempted on insulator layer 1a. In addition, drawing 10 (b) shows wiring layer 2b

connected with the semiconductor substrate 5 of a pars basilaris ossis occipitalis through the contact hole 6 formed in insulator layer 1b on the semiconductor substrate 5.

[0007] Moreover, in order to form a wiring layer from the alloy film containing the formed titanium, and a tungsten film, the process which \*\*\*\*\* these is needed. Many gas containing a fluorine is used for etching of a tungsten film, and a parameter and a bird clapper with the substrate temperature important after that a processing configuration controls at the time of the etching are known. According to the well-known example, it is needed, for example that substrate temperature is low temperature (-35--50 degree C is desirable practically.) -20 degrees C or less. On the other hand, under these conditions, etching of the alloy containing titanium cannot progress easily, and further, since it is difficult to enlarge the selection ratio [ film / tungsten / a ground insulator layer (silicon oxide) and ] of etching, when \*\*\*\*\*ing a tungsten film and the alloy film containing titanium within the same chamber, they have been the conditions that a margin is very narrow.

[0008] In order to avoid this problem, it is necessary to \*\*\*\*\* each film on different process conditions. Therefore, the method of \*\*\*\*\*ing a tungsten film and the alloy film containing titanium with separate equipment conventionally has been taken.

[0009]

[Problem(s) to be Solved by the Invention] However, if it thick-film-izes in order to reduce resistance when forming a tungsten film using a diboron hexahydride, as shown in drawing 10 (a) As shown in what irregularity 4 produces on the front face of the tungsten film 2a (surface morphology gets worse), and drawing 10 (b) When the invasion to the semiconductor substrate 5 of a ground becomes remarkable and the shallow PN junction is formed in the semiconductor substrate 5, the invasion layer 7 pierces through a PN junction, and there is a problem of an electric short cause, a bird clapper, etc.

[0010] Moreover, when \*\*\*\*\*ing a tungsten film and a TiN film, as described above, since the process margin is narrow, etching within the same chamber has the problem that it is difficult and improvement in a throughput cannot be aimed at, in that the stability at the time of product mass production and repeatability are secured. In order to extend a process margin, when it is made to \*\*\*\*\* separately by two sets of equipments, there are an equipment increase in cost and a problem of causing increase of installation area.

[0011] Furthermore, there are the following problems which must be solved besides the above.

\*\* If the wafer after etching is taken out into the atmosphere as it is, since the wafer has got cold in low-temperature etching, the moisture in the atmosphere dews on a wafer front face, and it reacts with the resultant which remains on a wafer, and there is a problem that a foreign matter arises or a defect arises in the wiring layer which

the melting liquid of a resultant was generated, acted on the wiring layer, and was formed. Although the heater for evaporating moisture etc. is needed in order to avoid this, since this needs not only increase of facility cost but heating time, it causes the fall of the throughput of a wafer.

[0012] \*\* When \*\*\*\*\*ing at low temperature by using a resist film as a mask, the resultant which is hard to remove on the side attachment wall of the resist film after etching has adhered, and it cannot remove in many cases in ashing using oxygen plasma. If there is this residue, when an insulator layer is deposited on it, unusual growth etc. will arise, and decline in excellent article yield will be caused. Moreover, adding the processing for removing this resultant causes increase of facility cost, and the fall of the throughput of a wafer.

[0013] The wiring layer which consists of an adhesion layer and a main electric conduction film, without creating this invention in view of the trouble of the above-mentioned conventional example, and reducing a throughput is formed, The installation area of equipment is reduced [ securing the stability and repeatability of a process, ] as much as possible, It aims at offering the manufacture method of a semiconductor device that a resist film is removable, and the manufacturing installation of a semiconductor device, without leaving preventing dew condensation in the substrate front face after low-temperature etching, without reducing the throughput of equipment, and a resultant.

[0014]

[Means for Solving the Problem] The process which the above-mentioned technical problem returns the gas which contains [ 1st ] a tungsten mainly by the diboron hexahydride, and forms the 1st tungsten film on an insulating layer, Return the gas containing a tungsten by hydrogen or the silane, and it is attained by the manufacture method of the semiconductor device characterized by having the process which forms the 2nd tungsten film on the tungsten film of the above 1st. The process which forms opening in the aforementioned insulating layer after forming an insulating layer on a semiconductor substrate the 2nd, The process which returns the gas containing a tungsten mainly by the diboron hexahydride, covers the aforementioned opening, and forms the 1st tungsten film on the aforementioned insulating layer, Return the gas containing a tungsten by hydrogen or the silane, and it is attained by the manufacture method of the semiconductor device characterized by having the process which forms the 2nd tungsten film on the tungsten film of the above 1st. The tungsten film of the 3rd above 1st is an adhesion layer which strengthens adhesion between the aforementioned insulating layer and the tungsten film of the above 2nd. It is attained by the manufacture method of the semiconductor device a publication by the 1st or 2nd invention characterized by the tungsten film of the above 2nd being the main conductive layer. It is attained by either the 1st characterized by the tungsten film of the 4th above 1st and the tungsten film of the above 2nd being blanket tungstens, or the 3rd invention by the manufacture method of the

semiconductor device a publication. It is attained by the manufacture method of the semiconductor device a publication by the 4th invention characterized by 5th \*\*\*\*\*ing and embedding the tungsten film of the above 1st, and the 2nd tungsten film after formation of the tungsten film of the above 2nd at the aforementioned opening. It is attained by the manufacture method of the semiconductor device a publication by the 4th invention characterized by 6th \*\*\*\*\*ing alternatively the tungsten film of the above 1st, and the 2nd tungsten film, and forming a wiring layer after formation of the tungsten film of the above 2nd. In the process which forms a titanium-nitride film and a tungsten film in order on a substrate the 7th, and reduced pressure atmosphere The process which \*\*\*\*\*s the aforementioned tungsten film by the gas which holds the aforementioned substrate in temperature of -20 degrees C or less, and contains a fluorine, after etching of the aforementioned tungsten film in the process which does not have \*\*\*\* in the atmosphere and which comes out and moves the aforementioned substrate to the etching place of the aforementioned titanium-nitride film, and reduced pressure atmosphere It is attained by the manufacture method of the semiconductor device characterized by having the process which \*\*\*\*\*s the aforementioned titanium-nitride film by the gas which holds the aforementioned substrate in temperature of 15 degrees C or more, and contains chlorine or chlorine. It is attained by the manufacture method of the semiconductor device a publication by the 7th invention characterized by the gas which contains the aforementioned fluorine in the octavus being 3 nitrogen fluoride. After \*\*\*\*\*ing the aforementioned tungsten film and the aforementioned titanium-nitride film to the 9th by using a resist film as a mask, It is attained by the 7th characterized by \*(ing) and removing the aforementioned resist film to the mixed gas of the gas containing the activated fluorine, and the gas containing oxygen, or the manufacture method of a semiconductor device given in invention of the octavus. The 1st chamber which is equipped [ 10th ] with the cooling means of a substrate and \*\*\*\*\*s the 1st etched body on the aforementioned substrate in the state of reduced pressure by the 1st activated gas, The 2nd chamber which is equipped with the heating means and cooling means of the aforementioned substrate, and \*\*\*\*\*s the 2nd etched body on the aforementioned substrate in the state of reduced pressure by the 2nd activated gas, It is connected with the 1st chamber of the above, and the 2nd chamber of the above, and is attained by the manufacturing installation of the semiconductor device characterized by holding a reduced pressure state and having among these the conveyance way which can move the aforementioned substrate.

[0015]

[Function] In the membrane formation method concerning this invention, the gas containing a tungsten is returned mainly by the diboron hexahydride, the 1st tungsten film is formed, on it, the gas containing a tungsten is returned by hydrogen or the silane, and the 2nd tungsten film is formed. Therefore, the 1st and 2nd tungsten films

can be continuously formed only by switching reactant gas. Thereby, by both CVD, it is possible to form membranes within the same chamber, and improvement in a throughput can be aimed at.

[0016] Moreover, thick-film-izing is possible, without improving adhesion with an insulating layer and worsening surface morphology in the wiring layer which uses as an adhesion layer the 1st tungsten film formed of reduction of a diboron hexahydride, and makes the 2nd tungsten film formed on it of reduction of hydrogen or a silane the main conductive layer. Furthermore, since the 2nd tungsten film as a main conductive layer is formed on the 1st tungsten film as an adhesion layer and the 1st tungsten film which is formed of reduction of a diboron hexahydride and touches the semiconductor substrate of the pars basilaris ossis occipitalis of opening may be made thin when embedding the above-mentioned two-layer tungsten film at opening formed in the insulating layer on a semiconductor substrate, it is possible to suppress the invasion of the tungsten to a semiconductor substrate.

[0017] Moreover, according to the etching method concerning this invention, a tungsten film is \*\*\*\*\*ed at low temperature -20 degrees C or less, and the TiN film is \*\*\*\*\*ed at the temperature of 15 degrees C or more. Therefore, at the time of etching of a tungsten film, reservation of a selection ratio with a TiN film can be performed, and the etching rate of a TiN film and a selection ratio with a ground insulating layer can fully secure at the time of etching of a TiN film. Thereby, the stability of a process and repeatability are securable.

[0018] Furthermore, in the removal method of the resist film concerning this invention, the resist film used as a mask for etching by dry ashing using oxygen gas and the gas containing a fluorine is removed. By the way, since a tungsten and TiN are contained in the resultant generated by etching, although it is very difficult to remove these, they are effectively removable by dry ashing only using oxygen gas, by adding the gas containing a fluorine.

[0019] moreover, the thing which is connected on the conveyance way which can decompress the 1st and 2nd chambers which can etch a film different, respectively according to the etching system concerning this invention -- the 2nd chamber from the 1st chamber -- a substrate -- the atmosphere -- \*\*\*\* -- it can be made to move without things For this reason, in the front face of the substrate moved to the 2nd chamber, dew condensation by the moisture in the atmosphere does not arise.

[0020] Furthermore, since the temperature of the substrate moved from the 1st chamber in which etching at low temperature is possible to the 2nd chamber in which etching at temperature higher than it is possible rises, the special facility and special processing for heating of a substrate become unnecessary, and it can aim at curtailment of facility cost, and improvement in a throughput. Furthermore, by using the etching system with which two chambers were connected, elevation of equipment cost can be suppressed compared with the case where two sets of separate etching systems are used, and reduction of the installation area of equipment can be aimed at.

[0021]

[Example]

(1) The explanatory drawing 3 of the membrane formation method of the adhesion layer concerning the 1st example of this invention and the main conductive layer is a side elevation of a CVD system used for the membrane formation method of the adhesion layer concerning the 1st example of this invention, and the main conductive layer. As shown in drawing 3, the substrate holder 92 holding a wafer 97 in which the heater 93 was built is installed in the chamber 91. Moreover, in order to discharge the 1st gas inlet 94 by which 6 fluoride [ tungsten ] (WF6) gas is introduced in a chamber 91, the 2nd gas inlet 95 by which the mixed gas of a diboron hexahydride (B-2 H6), hydrogen (H2), or a silane (SiH4) is introduced in a chamber 91, and unnecessary reactant gas or to decompress the inside of a chamber 91, the exhaust port 96 to which an exhaust air pump is connected is formed. In addition, a heater may be formed in the exterior of a chamber.

[0022] Drawing 1 (a) - (e) is the cross section showing the formation method of the pad layer (plug) of the contact hole concerning the 1st example of this invention of having used the CVD system of drawing 3. WF6 The tungsten film formed by returning gas mainly by the diboron hexahydride is used as the adhesion layer 14, and it is WF6. Let the tungsten film formed by returning gas by hydrogen be the main conductive layer 15. Any tungsten film is formed as a blanket tungsten which does not have the selectivity of growth.

[0023] First, as shown in drawing 1 (a), after forming the insulating layer 12 which consists of a silicon oxide on a silicon substrate (semiconductor substrate) 11, a contact hole 13 is formed in an insulating layer 12. At this time, the silicon substrate 11 is exposed to the pars basilaris ossis occipitalis of a contact hole 13. Subsequently, as shown in drawing 1 (b), it is flow rate WF6 for /of 100 cc. Gas, Flow rate B-2 H6 for /of 100 cc Gas and H2 for flow rate/of 1000 cc The mixed gas of gas is supplied in a chamber 91. on conditions with a gas pressure 100Torr and a substrate temperature of 450 degrees C By CVD, the 1st tungsten film (W film) 14 of 100-1000A of thickness is formed on an insulating layer 12. In this case, WF6 Gas is mainly B-2 H6. It is returned by gas and the adhesion layer 14 which consists of the 1st tungsten film is formed.

[0024] Then, as shown in drawing 1 (c), it is B-2 H6. Supply of gas is stopped and it is flow rate WF6 for /of 100 cc. Gas and H2 for flow rate/of 1000 cc The mixed gas of gas is supplied in a chamber 91, and the main conductive layer 15 which consists of the 2nd tungsten film of 100-1000A of thickness is formed on the adhesion layer 14 by CVD on conditions with a gas pressure 100Torr and a substrate temperature of 450 degrees C. In this case, WF6 Gas is H2. It is returned by gas and the 2nd tungsten film is formed. Thereby, the 1st and 2nd tungsten films 14 and 15 are embedded in a contact hole 13, and the laminating of it is further carried out on an insulating layer 12. At this time, the front face of a silicon substrate 11 becomes

almost flat.

[0025] Subsequently, it is  $\text{NF}_3$  as shown in drawing 1 (d). By the dry etching using gas, etchback is carried out, the 1st on an insulating layer 12 and the 2nd tungsten film 14 and 15 are removed, and it leaves the 1st and 2nd tungsten films 14a and 15a only in a contact hole 13. Thereby, a plug 16 is formed. In addition, it is  $\text{SF}_6$  as etching gas. You may use. Moreover,  $\text{HF}+\text{HNO}_3$  You may perform wet etching using mixed liquor or the mixed liquor of  $\text{H}_2\text{O}_2+\text{NH}_3$ .

[0026] Next, as shown in drawing 1 (e), after covering a contact hole 13 and forming aluminum / copper alloy film on an insulating layer 12, patterning is carried out and the wiring layer 17 linked to the aforementioned plug 16 is formed. This connects a silicon substrate 11 and the wiring layer 17 through a plug 16. In addition, as shown in drawing 2 (b) after that, a plug 22 may be embedded in the beer hall 19 which formed the layer insulation film 18 which covers the wiring layer 17 as occasion demands, and was formed in the layer insulation film 18 through the still more nearly same process as the above, and another wiring layer 23 which connects with the wiring layer 17 through a plug 22 further may be formed.

[0027] As mentioned above, according to the membrane formation method concerning the 1st example of this invention, only by stopping a diboron hexahydride among the reactant gas introduced into a chamber 91, after forming the adhesion layer 14, since the reactant gas of the request for forming the main conductive layer 15 can be supplied in a chamber 91, the adhesion layer 14 and the main conductive layer 15 can be formed continuously. Thereby, by both CVD, it is possible to form membranes within the same chamber 91, and improvement in a throughput can be aimed at.

[0028] Furthermore, since the 2nd tungsten film as a main conductive layer 15 is formed and the 1st tungsten film 14 as an adhesion layer 14 which is formed of reduction of a diboron hexahydride and touches the silicon substrate 11 of the pars basilaris ossis occipitalis of a contact hole 13 may be made thin when embedding the above-mentioned two-layer tungsten film at the contact hole 13 formed in the insulating layer 12 on a silicon substrate 11, it is possible to suppress the invasion of the tungsten to a silicon substrate 11.

[0029] In addition, in the above-mentioned example, although the tungsten film of the adhesion layer 14 and the main conductive layer 15 is formed as a blanket tungsten, you may form by the selective growth. Moreover, although this invention is applied when forming a plug 16, as shown in drawing 2 (a), when forming the wiring layer 24 which consists of the 1st and 2nd tungsten films 14 and 15 on an insulating layer 12, it is possible to apply this invention. In this case, thick-film-izing is possible by using as the adhesion layer 14 the 1st tungsten film formed of reduction of a diboron hexahydride, and making into the main conductive layer 15 the 2nd tungsten film formed of reduction of the hydrogen on it, without improving adhesion with an insulating layer 12, and worsening surface morphology in the wiring layer created with these tungsten films.

[0030] Furthermore, although the silicon oxide is used as an insulating layer 12 of a ground, you may be phosphorus glass (PSG film), phosphorus boron glass (BPSG film), a silicon acid nitride (SiON film), or a silicon nitride (SiN film). Moreover, although substrate temperature is made into 450 degrees C, what is necessary is just about 300 degrees C or more. Furthermore, as reactant gas for forming the adhesion layer 14, although the mixed gas of B-2 H<sub>6</sub>+WF<sub>6</sub>+H<sub>2</sub> is used, it is B-2 H<sub>6</sub>+WF<sub>6</sub>+SiH<sub>4</sub>. You may use mixed gas. Moreover, it is WF<sub>6</sub>+H<sub>2</sub> as reactant gas for forming the main conductive layer 15. Although mixed gas is used, it is WF<sub>6</sub>+SiH<sub>4</sub>. You may use mixed gas. In this case, 350 degrees C is suitable for substrate temperature.

(2) The explanatory drawing 4 of the etching system concerning the 2nd example of this invention (a), drawing 5, and drawing 6 are the side elevations showing the etching system concerning the 2nd example of this invention.

[0031] Drawing 4 (a) shows the composition of the whole etching system to which the 1st chamber which can etch the electric conduction film of a different kind, and the 2nd chamber were connected in series. 101 is equipped with a cooling means of a wafer 100 by which the etched body was formed, in drawing 4 (a). The 1st chamber for \*\*\*\*\*ing and 102 the main conductive layer (1st etched body) which consists of a tungsten film in the state of reduced pressure by the activated gas The 2nd chamber which \*\*\*\*\*s the adhesion layer (2nd etched body) which is equipped with the heating means and cooling means of a wafer 100, and consists of a tungsten film in the state of reduced pressure by the activated gas, 103 is connected with the 1st chamber 101 and the 2nd chamber 102, holds a reduced pressure state, and is the conveyance room (conveyance way) which can move a wafer 100 among them.

[0032] Between the 1st chamber 101 and the conveyance room 103 and between the 2nd chamber 102 and the conveyance room 103, the bulb which opens and closes the path of a wafer 100, respectively and which is not illustrated is prepared. 104 is an entrance-side load lock chamber connected with the 1st chamber 101. The bulb which opens and closes the path of a wafer 100, respectively is prepared in the connection of the 1st chamber 101 and the entrance-side load lock chamber 104, and a connection and the entrance of the wafer 100 of an opposite side. After a wafer 100 is carried in from outside in the entrance-side load lock chamber 104 which has atmospheric pressure, the inside of the entrance-side load lock chamber 104 is decompressed so that the internal pressure force of the 1st already decompressed chamber 101 may be suited. A wafer 100 is carried in to the 1st chamber 101 after that.

[0033] 105 is an outlet side load lock chamber connected with the 2nd chamber 102. The bulb which opens and closes the path of a wafer 100, respectively is prepared in the connection of the 2nd chamber 101 and the outlet side load lock chamber 105, and a connection and the outlet of the wafer 100 of an opposite side. Before taking out a wafer 100 from the 2nd chamber 102 to the outlet side load lock chamber 105,



the inside of the outlet side load lock chamber 105 is decompressed so that the pressure in the 2nd already decompressed chamber 102 may be suited. Then, the inside of the outlet side load lock chamber 105 is returned to atmospheric pressure after carrying in of a wafer, and a wafer 100 is taken out outside from the outlet side load lock chamber 105 after that.

[0034] Each above-mentioned locus have the exhaust ports 106-110 connected with the exhaust air pump (exhaust) for decompressing each interior of a room. In addition, you may use the etching system of composition like drawing 4 (b) instead of the etching system of the composition of drawing 4 (a). Drawing 4 (b) is the plan showing the composition of the whole etching system.

[0035] In drawing 4 (b), a different place from drawing 4 (a) is that the 1st and 2nd chambers 101a and 102a, an entrance side, and the outlet side load lock chambers 104a and 105a are connected to conveyance room 103a focusing on conveyance room (conveyance way) 103a. Therefore, in case a silicon substrate 100 is taken in and out of the 1st chamber 101a and 2nd chamber 102a, both the silicon substrates 100 will pass the same conveyance room 103a. The bulb which is not illustrated [ which opens and closes the path of a silicon substrate 100 ] is prepared in the connection between each locus 101a/103a, 102a / 104a [ 103a and ]/103a, and 105a/103a. Moreover, the bulb which opens and closes the path of a wafer 100 is prepared also in the entrance of entrance-side load lock chamber 104a, and the outlet of outlet side load lock chamber 105a.

[0036] Drawing 5 is the side elevation showing the detailed composition of the 1st etching chamber divided with the exterior by the 1st chamber 101. In drawing 5 , 111 is the substrate holder holding a wafer 100 installed in the 1st chamber 101, and the passage (cooling means) 112 which carries out conduction of the refrigerant by which the temperature control was carried out, for example, the water which added the antifreezing solution, is formed. Moreover, the substrate holder 111 serves as the 1st electrode which impresses the RF power for plasma-izing etching gas. 113 is the 2nd electrode which impresses the RF power for plasma-izing etching gas, and it is arranged so that it may counter with the substrate holder 111 which is the 1st electrode. RF generator 114 which supplies RF power is connected to the 2nd electrode 113 of the above. Moreover, the 1st electrode 111 is grounded.

[0037] 115 is a gas inlet for introducing etching gas in the 1st chamber 101. Drawing 6 is the side elevation showing the detailed composition of the 2nd etching chamber divided with the exterior by the 2nd chamber 102. The 2nd etching chamber of drawing 6 has the almost same composition as the 1st etching chamber. A different place from the 1st etching chamber is that a temperature control means 124 to have the heater (heating means) 122 which heats a substrate, and a cooling means 123 to cool it is built in, in order to hold the temperature of the substrate laid in the substrate holder 121 installed in the 2nd chamber 102 at 15 degrees C or more.

[0038] In addition, the substrate holder 121 serves as the 1st electrode, between the

2nd electrode 125, impresses RF power and plasma-izes the reactant gas between electrodes 121,125. Moreover, RF generator 126 is connected to the 2nd electrode 125, and the 1st electrode 121 is grounded. Furthermore, the gas inlet 127 and the exhaust port 109 are connected to the 2nd chamber 102.

[0039] connecting on the conveyance way 103 which can decompress the 1st and 2nd chambers 101,102 which can etch a film different, respectively in the above-mentioned etching system -- the 2nd chamber 102 from the 1st chamber 101 -- a wafer 100 -- the atmosphere -- \*\*\*\* -- it can be made to move without things For this reason, in the front face of the wafer 100 moved to the 2nd chamber 102, dew condensation by the moisture in the atmosphere does not arise.

[0040] Moreover, since the temperature of the wafer 100 moved to the 2nd chamber 102 to which etching is performed at temperature higher than it rises from the 1st chamber 101 to which etching is performed at low temperature, the special facility and special processing for heating of a wafer 100 become unnecessary, and curtailment of facility cost and improvement in a throughput can be aimed at. Next, the plasma asher for removing a resist film is explained, referring to drawing 7 .

Drawing 7 is the side elevation showing downflow Usher's composition.

[0041] The chamber 131 is divided into the etching chamber 132, the plasma production room 133, and the microwave induction room 134 as shown in drawing 7 . It is divided with the diaphragm with which the hole which plasma passes was formed between an etching chamber 132 and the plasma production room 133, and is divided with the diaphragms 136, such as a quartz with which microwave is transmitted, between the plasma production room 133 and the microwave induction room 134.

[0042] Moreover, the gas inlet 138 which introduces reactant gas in the plasma production room 133 is formed in the plasma production room 133. The exhaust port 139 to which the exhaust air pump which is not illustrated for discharging unnecessary reactant gas to an etching chamber 132, or decompressing the inside of an etching chamber 132 and the plasma production room 133 is connected is formed. Furthermore, the substrate holder 137 which lays the wafer 100 with which processing is performed is installed in the etching chamber 132.

(3) Explanatory-drawing [ of the etching method of the adhesion layer concerning the 3rd example of this invention and the main conductive layer ] 8 (a) - (d) is the cross section showing the etching method concerning the 3rd example of this invention. It explains using the etching system of drawing 4 - drawing 6 , and the downflow plasma asher of drawing 7 . In addition, in the following explanation, although explanation is omitted about opening and closing of the bulb prepared in each locus 101a/103a, the connection of 102a / 103a and 104a / 105a [ 103a and ]/103a, and the entrance of the entrance-side load lock chamber 104 and the outlet of the outlet side load lock chamber 105, it shall be carried out suitably.

[0043] As the wafer 100 processed is shown in drawing 8 (a), the contact hole 33 which the insulating layer 32 which consists of a silicon oxide was formed on the

silicon substrate 31 with a diameter of 6 inches, and was formed in the insulating layer 32 is covered, and the TiN film (adhesion layer) 34 of 50nm of thickness and the tungsten film (the main conductive layer) 35 of 350nm of thickness are formed on the insulating layer 32. Moreover, in order to form the wiring layer of a predetermined configuration in a desired part, the resist mask 36 of 1700nm of thickness is formed on the tungsten film 35.

[0044] First, after carrying in a wafer 100 to the entrance-side load lock chamber 104, the inside of the entrance-side load lock chamber 104, the 1st chamber 101, the conveyance room 103, and the 2nd chamber 102 is exhausted and decompressed. If a predetermined pressure is reached, a wafer 100 will be carried in in the 1st chamber 101, and it will lay in the substrate holder 111.

[0045] Then, a wafer 100 is cooled by the cooling means 112, and substrate temperature is held at -50 degrees C. Subsequently, the flow rate 3 fluoride [ nitrogen ] (NF3) gas for /of 150 cc is introduced from a gas inlet 115, and the gas pressure in the 1st chamber 101 is held to 100mTorr(s).

[0046] Next, RF power 200W are impressed between the 1st electrode 111 and the 2nd electrode 113. Thereby, it is NF3 between electrodes 111,113. Gas plasma-izes, the tungsten film 35 is \*(ed) by this, and etching starts. At this time, the etching rate of the tungsten film 35 becomes a part for 300nm/, and 100 or more have been the etch selectivity of the tungsten film 35 to the TiN film 34.

[0047] After predetermined time passes, as shown in drawing 8 (b), the tungsten film 35 \*\*\*\*\*s. Subsequently, after taking out a wafer 100 in the conveyance room 103, it carries in in the 2nd chamber 102 further, and lays on the substrate holder 121. Since a wafer 100 is not \*(ed) by the atmosphere until it is carried in in the 2nd chamber 102 at this time, it can suppress that dew condensation arises on the front face.

[0048] Next, the wafer 100 on the substrate holder 121 is heated, and it holds in temperature of 25 degrees C. Subsequently, the flow rate chlorine (Cl2) gas for /of 100 cc is introduced from a gas inlet 127, and the gas pressure in the 2nd chamber 102 is held to 50mTorr(s). Next, RF power 400W are impressed between the 1st electrode 121 and the 2nd electrode 125. Thereby, it is Cl2 between electrodes 121,125. Gas plasma-izes, the TiN film 34 is \*(ed) by this, and etching starts. At this time, the etching rate of the TiN film 34 becomes a part for 200nm/, the etch selectivity of the TiN film 34 to a tungsten film has become 100 or more, and seven or more have been the etch selectivity of the TiN film 34 to a silicon oxide. Therefore, in order that tungsten film 35a which covers the TiN film 34 though the resist mask 36 \*\*\*\*\*s may achieve the duty of a mask, the abnormalities of an etching configuration are not produced.

[0049] After predetermined time passes, as shown in drawing 8 (c), the TiN film 34 \*\*\*\*\*s. Thereby, etching of the tungsten film 35 and the TiN film 34 is completed. Subsequently, after decompressing the outlet side load lock chamber 105,

a wafer 100 is taken out from the inside of the 2nd chamber 102 to the outlet side load lock chamber 105. Then, after returning the outlet side load lock chamber 105 to atmospheric pressure, a wafer 100 is taken out outside.

[0050] Next, a wafer 100 is carried in in the chamber 131 of a plasma asher, and it lays in the substrate holder 133. Next, the wafer 100 on the substrate holder 133 is heated, and it holds in temperature of 30 degrees C. Subsequently, the mixed gas of the flow rate oxygen (O<sub>2</sub>) gas for carbon tetrafluoride (CF<sub>4</sub>) gas and flow rate/of 900 cc for /of 100 cc is introduced from a gas inlet 138, and the gas pressure in a chamber 131 is held to 900mTorr(s).

[0051] Next, power 900W are led to the microwave induction room 134. Thereby, it is CF<sub>4</sub>+O<sub>2</sub> in the plasma production room 133. Gas absorbs and plasma-izes microwave power, the resist mask 36 is \*(ed) by this, and etching starts. Since a tungsten and TiN are contained in the resultant generated by etching at this time, it is O<sub>2</sub>. It is CF<sub>4</sub> to remove these in dry ashing only using gas although it is very difficult. By adding gas, they are effectively removable.

[0052] After predetermined time passes, as shown in drawing 8 (d), the resist mask 36 is etched and removed. Thus, the wiring layer 37 which consists of a two-layer film of the TiN film 34 and the tungsten film 35 is formed on an insulating layer 32. As mentioned above, since according to the etching method concerning the example of this invention reservation of a selection ratio with the TiN film 34 can be performed at the time of etching of the tungsten film 35 and the etching rate of the TiN film 34 and a selection ratio with the insulating layer 32 of a ground can fully secure at -50-degree C low temperature at the time of etching of the TiN film 34 by \*\*\*\*\*ing the tungsten film 35 and \*\*\*\*\*ing the TiN film 34 at 25 degrees C, the stability of a process and repeatability are securable.

[0053] in addition -- although chlorine is used as etching gas of the TiN film 34 in the 3rd above-mentioned example -- Cl+Ar, Cl+helium, and Cl+N<sub>2</sub> etc. -- you may use the gas containing chlorine

[0054]

[Effect of the Invention] As mentioned above, in the membrane formation method concerning this invention, the gas containing a tungsten is returned mainly by the diboron hexahydride, the 1st tungsten film is formed, on it, the gas containing a tungsten is returned by hydrogen or the silane, and the 2nd tungsten film is formed. Therefore, by both CVD, only by switching reactant gas, it is possible within the same chamber to carry out continuation membrane formation, and improvement in a throughput can be aimed at. Moreover, thick-film-izing is possible by using as an adhesion layer the 1st tungsten film formed of reduction of a diboron hexahydride, and making the 2nd tungsten film on it into the main conductive layer, without improving adhesion with an insulating layer and worsening surface morphology in the created wiring layer.

[0055] Furthermore, since the 1st tungsten film which is formed of reduction of a

diboron hexahydride and which touches the semiconductor substrate of the pars basilaris ossis occipitalis of opening may be made thin when embedding the above-mentioned two-layer tungsten film at opening formed in the insulating layer on a semiconductor substrate, it is possible to suppress the invasion of the tungsten to a semiconductor substrate. Moreover, according to the etching method concerning this invention, at low temperature -20 degrees C or less, since a tungsten film is \*\*\*\*\*ed and the TiN film is \*\*\*\*\*ed at the temperature of 15 degrees C or more, at the time of etching of a tungsten film, reservation of a selection ratio with a TiN film can be performed, at the time of etching of a TiN film, the etching rate of a TiN film and a selection ratio with a ground insulating layer can fully secure, and the stability of a process and repeatability can be secured.

[0056] Furthermore, in the removal method of the resist film concerning this invention, since the gas which contains a fluorine in oxygen gas is added, the resultant in which a tungsten and TiN are contained with the resist film is effectively removable.

moreover, the thing which is connected on the conveyance way which can decompress the 1st and 2nd chambers which can etch a film different, respectively according to the etching system concerning this invention -- the 2nd chamber from the 1st chamber -- a substrate -- the atmosphere -- \*\*\*\* -- it is possible to make it move without things and to suppress dew condensation by the moisture in the atmosphere in the front face of a substrate

[0057] Furthermore, since the temperature of the substrate moved from the 1st chamber in which etching at low temperature is possible to the 2nd chamber in which etching at temperature higher than this is possible rises, the special facility and special processing for heating of a substrate become unnecessary, and it can aim at curtailment of facility cost, and improvement in a throughput. Furthermore, by using the etching system with which two chambers were connected, elevation of equipment cost can be suppressed compared with the case where two sets of separate etching systems are used, and reduction of the installation area of equipment can be aimed at.

---

[Translation done.]

## Error Message 4058

Currently, a spool management daemon is in the state which cannot carry out a spool receptionist.

Work is stopped.

## Error Message 4058

Currently, a spool management daemon is in the state which cannot carry out a spool receptionist.

Work is stopped.